|  |  |
| --- | --- |
| **Lab 2** | |
| 學號: 123456789 | 姓名: 姓名 |

// This is the template of the report. Remove all the blue comments/parts before submission.

// 繳交前記得移除藍色註解/說明。

// You may extend the sections or add additional ones.

// 你可以延伸以下內容，或加入額外章節。

1. **Lab Implementation**

You must elaborate on the following.

* + - 1. Block diagram (or gate-level logic diagram) of the design with an explanation.   
         Use drawing tool(s) for block and state diagrams, e.g., Draw.io <<https://draw.io/>> or MS PowerPoint. Do not draw them by hand or using sketching/note-taking tools.
      2. Partial code screenshot with the explanation: You don’t need to paste the entire code into the report. Just explain the kernel part.
      3. Finite-state machine (FSM) with an explanation.

Note:

* A state diagram is helpful.
* Try using logical statements to describe the transition of the FSM, instead of copying and pasting the Verilog code segment.
* You don’t need to do this part if there is no FSM in this lab.

1. **Questions and Discussions**

Provide your answer to the Questions and Discussions in the lab assignment.

1. **Problem Encountered**

Describe the problems you encountered, solutions you developed, and the discussion. Explaining them with code segments or diagrams is recommended.

1. **Suggestions**

Any suggestions for this course are more welcome.

(If not, you may also post a joke. A funny one, please. It is not mandatory and has nothing to do with the grading. But it would undoubtedly amuse us. ☺)

/\* 有關block diagram的補充說明

有些同學對 block diagram需要畫什麼，為什麼要畫還有疑問。

基本上block diagram 是設計時用來表示整個系統架構的示意圖。由主要的方塊元件，還有之間的連線組成。

若構想可描繪清楚，不見得需畫出每一接線和元件。配合block diagram加上細部說明，就能釐清所有組成元件的詳細功能，以及彼此關連。

請注意 block diagram 與 flowchart 常用以設計「硬體或軟體」時描繪構想，因此我們讓同學在這門課程的報告裡練習，希望有助於將來用在更複雜的軟硬體設計。CS的學生，能夠駕馭block diagram及flowchart是基本的技能！反之，很難說是可以勝任大型、實際的設計。

基本上所有設計都始於 block diagram (或 flowchart, 視設計特性而定，有時兩者都會使用)。前期的概念設計越清晰，debug的過程會越順利。

幾項細節建議：

* 不需要把每個按鈕接上的debounce/one-pulse都仔細畫出裡頭在做什麼，而是把重點放在自己設計的部分。
* 概念上每一個 always block 可以是一個 block, 但如果有 FSM 可直接畫成一個方塊，再對應畫出 state diagram, 就不用把state update和state transition, output這些相關的always block再分別畫出來。
* 善用軟體工具 (如 Draw.io <https://Draw.io> 或 PowerPoint) 來繪製 block diagram, 同時每次可以從自己過去的圖例來修改繪製，可達事半功倍之效。報告中請勿使用手繪，包括筆記軟體的手寫描繪功能，你的筆跡別人不見得看得懂。

網路上的參考資料：

* 維基百科Block Diagram: <https://en.wikipedia.org/wiki/Block_diagram>
* 維基百科方塊圖: <https://zh.wikipedia.org/zh-tw/方塊圖>
* 維基百科State Diagram: <https://en.wikipedia.org/wiki/State_diagram>
* 維基百科Logic Diagram: <https://en.wikipedia.org/wiki/Logic_gate>
* Logic Diagram: <https://online.visual-paradigm.com/tw/knowledge/engineering/what-is-logic-diagram-and-truth-table/>

\*/